**1. Задание на РАСЧЕТНО ГРАФИЧЕСКУЮ РАБОТУ**

“Компьютерная электроника "

**1.1. Общие положения**

1. Разработать функциональную схему и произвести электрический расчет ее элементов (аналоговых элементов, цифровых элементов и условий каскадирования) в соответствии с нижеприведенным заданием.
2. Разработанное устройство должно быть ориентировано на исполнение в виде гибридной интегральной схемы.
3. Провести полное контрольное макетирование фрагментов схемы и устройства в целом с использованием комплекса программ "MicroCаp" (в случае необходимости конкретные объекты моделирования уточняются преподавателем)
4. Оформить результаты работы в виде технической документации на эскизный проект, включающий техническое задание, пояснительную записку, функциональную схему, принципиальную схему ИС, чертеж корпуса ИС, необходимые ведомости в соответствии с ГОСТ.

**1.2. Варианты задания (**Вариант задания определен выражением **MOD3(L)+1 )**

1. Разработать синхронный аналоговый мультиплексор двух сигналов **А** и **В**, управляемый логической схемой, реализующей функцию **С.** Тактовая частота **G** [Гц].
2. Разработать двухчастотный генератор прямоугольных импульсов, управляемый логической схемой, реализующей функцию **С.** Частоты **G** [Гц] и k\* **G** [Гц]. Амплитуда выходного сигнала **L+5** [В]
3. Разработать генератор прямоугольных импульсов с длительностью, управляемой логической схемой, реализующей функцию **С.** Частота **G/5** [Гц]. Длительность импульсов соответственно 10 и 30 % периода колебаний. Амплитуда выходного сигнала **L+3** [В].

**Примечание**:

1) При "нулевых" логических значениях сигналов на выходах схемы **С** на выходе всей схемы должно быть напряжение равное 0 [В] (с учетом допустимой погрешности реализации).

2) Длительность фронта|спада импульса не более 0.05 периода колебаний.

**1.2.1 Функция проектируемого устройства:**

**1.2.2.Технические требования к проектируемому устройству:**

1. Входное сопротивление **D** [Ом]
2. Сопротивление нагрузки **Е** [Ом]
3. Диапазон представления входных сигналов **F** [В]
4. Представление входных цифровых сигналов:
5. уровень "1" - **R**[В]
6. уровень "0" - **S** [В]
7. Элементный базис логической части **T**
8. Общая точность реализации операции не более 0.5%
9. Общая мощность, потребляемая логической частью схемы (без преобразователей уровня) **- P [**мВт**]**

**1.2.3 Определение значений параметров проектируемого устройства**

Предварительные замечания:

1.. Обозначение **Ni** соответствует цифровому эквиваленту **i**-той буквы фамилии студента. Например, в фамилии ЗАВАДСКИЙ **N3=3**

2. Обозначение **L** соответствует порядковому номеру студента в журнале группы

3. Оператор **MODi** обозначает определение значения по модулю **i.** Например, **MOD5(16) = 1**

**A = MOD5(N2)+1**.

1 - постоянное напряжение

2 - синусоидальное напряжение частотой **A\*B\*100** [Гц]

3 - прямоугольные колебания (меандр) с частотой **A\*B\*200** [Гц]

4 - треугольные колебания с частотой **A\*B\*300** [Гц]

5 - пилообразные колебания с частотой **A\*B\*50** [Гц]

**B = MOD4(N2)+1**.

1 - синусоидальное напряжение частотой **A\*B\*100** [Гц]

2 - треугольные колебания с частотой **A\*B\*300** [Гц

3 - прямоугольные колебания (меандр) с частотой **A\*B\*200** [Гц]

4 - постоянное напряжение]

**C -** две переключательные функции (по одной на каждый коммутатор), заданные таблицей

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| X1 | X2 | X3 | Y1 | Y2 |
| 0 | 0 | 0 | H5 | 1 |
| 0 | 0 | 1 | H6 | H4 |
| 0 | 1 | 0 | 0 | H5 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | H2 | 1 |
| 1 | 0 | 1 | 0 | H2 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | H1 | 1 |

Значения Нi  определяются как значение i-того разряда шестиразрядного двоичного кода, соответствующего **N1**.

**Переключательная функция должна быть реализована в заданном элементном базисе.**

Например, При заданном элементном базисе TTL - логический элемент реализует (без раширителя по ИЛИ) функцию И-НЕ, а в элементном базисе ECL - функции ИЛИ, ИЛИ-НЕ.

**D = N2**\***1000**

**E = (MOD10(N3)+1)\*10**.

**F = MOD9(N3)+1**

**G = N1\*105**

**k= N1**

**L= (MOD10(N3)+1)\*1 [**В]

**P= (MOD3(N1)+1)\*10\*U**

**R = R1 R2 (R1-**знак напряжения, **R2 -** величина напряжения**)**

**R1 – (MOD2(N1)+1) (**1- "+", 2 - "-"**)**

**R2** – (**MOD5(N2)+1)**

**S = S1 S2 (S1-**знак напряжения, **S2 -** величина напряжения**)**

**S1 - MOD2(N2)+1 (**1- "+", 2 - "-"**)**

**S2** - **MOD5(N1)+1**

**U = MOD4(N1)+1**

Типы элементных базисов:

- ТТЛ - 3;

- ЭСЛ -4;

- МДП -2;

- КМДП -1.

**1.3. Примерный порядок выполнения расчетно графической работы**

**1.3.1** Подготовка технического задания.

Исходя из индивидуального варианта задания и учитывая требования к изготовлению разработанного узла в виде гибридной интегральной схемы, подготовить к утверждению техническое задание на эскизный проект устройства работающего в нормальных условиях.

***В техническом задании должны быть подробно показано получение конкретных значений параметров проектируемого устройства, исходя из условных данных варианта***.

**1.3.2 Разработка предварительной функциональной схемы устройства.**

1.Без учета требований элементной базы, схемного интерфейса и условий каскадирования, соcтавить преварительную функциональную схему устройства в укрупненных блоках. Пример такой схемы для первого варианта приведен на рисунке 1.

**Примечание.** В зависимости от конкретных значений заданных характеристик, схема может быть изменена

2. Выполнить синтез комбинационной схемы логической части схемы.

3. Исходя из требований ТЗ, подобрать необходимые схемные элементы.

4. Реализовать на основе выбранных схемных элементов функциональные узлы, проектируемого устройства.

Исходя из необходимого быстродействия логической части схемы и заданной потребляемой мощности, определить среднее значение задержки и потребляемой мощности на один логический элемент.

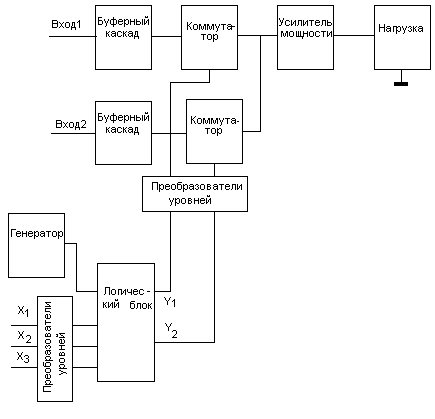
Провести соответствующие предварительные расчеты.

Выбор напряжений питания осуществляется самостоятельно.

5. Выполнить расчет логических элементов, исходя из требований быстродействия (реализация необходимой тактовой частоты). **Рассчитаны должны быть все разновидности использованных логических элементов**.

6. Оценить возможность каскадирования рассчитанных функциональных узлов, исходя из требований точности. Оценить возможность работы разработанной схемы на заданную нагрузку.

7. Провести коррекцию схем функциональных узлов и соответствующие расчеты.



***Рис. 1.1.***  Пример функциональной схемы проектируемого устройства.

**1.3.3. Моделирование проекта схемы.**

1. Провести экспериментальную проверку разработанных функциональных узлов и схему устройства в целом на моделирующем комплексе в компьютерном классе. Рассчитанные логические элементы представить в виде макросов.
2. Исходя из результатов эксперимента, провести коррекцию схем функциональных узлов и, если это необходимо, всего устройства в целом.
3. Оценить экспериментально точность реализации заданной функции с учетом внутренних сопротивлений источников входных сигналов и нагрузки равных 10% величины заданных входных сопротивлений и 200% величины входного сопротивления.
4. Вывести на печать необходимые иллюстративные результаты моделирования, подтверждающие работоспособность устройства. Результаты моделирования поместить в приложении к пояснительной записке.

***Без достоверного моделирования всей схемы, подтвержденного достаточным количеством распечаток, работа не рассматривается.***